

Краткое оглавление

Предисловие к четвертому изданию	13
Введение	16
Глава 1. Становление и эволюция цифровой вычислительной техники.....	21
Глава 2. Архитектура системы команд.....	33
Глава 3. Функциональная организация фон-неймановской ВМ	96
Глава 4. Устройства управления.....	117
Глава 5. Операционные устройства	145
Глава 6. Память	207
Глава 7. Организация шин	322
Глава 8. Системы ввода/вывода.....	351
Глава 9. Процессоры	373
Глава 10. Параллельные вычисления.....	433
Глава 11. Память вычислительных систем.....	450
Глава 12. Топология вычислительных систем.....	www.piter.com
Глава 13. Вычислительные системы класса SIMD.....	478
Глава 14. Вычислительные системы класса MIMD	521
Глава 15. Вычислительные системы с нетрадиционным управлением вычислениями	543
Глава 16. Вычислительные облака и туманы.....	562
Глава 17. Бортовые вычислительные машины и комплексы летательных аппаратов	613
Заключение	666
Список литературы	667
Алфавитный указатель	676

Оглавление

Предисловие к четвертому изданию	13
Введение	16
Благодарности.....	19
От издательства.....	20
Глава 1. Становление и эволюция цифровой вычислительной техники	21
Определение понятий «организация» и «архитектура».....	22
Уровни детализации структуры вычислительной машины.....	23
Эволюция средств автоматизации вычислений.....	www.piter.com
Нулевое поколение (1492–1945).....	www.piter.com
Первое поколение (1937–1953).....	www.piter.com
Второе поколение (1954–1962).....	www.piter.com
Третье поколение (1963–1972).....	www.piter.com
Четвертое поколение (1972–1984).....	www.piter.com
Пятое поколение (1984–1990).....	www.piter.com
Шестое поколение (1990–).....	www.piter.com
Концепция машины с хранимой в памяти программой.....	25
Принцип двоичного кодирования.....	27
Принцип программного управления.....	27
Принцип однородности памяти.....	27
Принцип адресуемости памяти.....	28
Фон-неймановская архитектура.....	28
Типы структур вычислительных машин и систем.....	www.piter.com
Структуры вычислительных машин.....	www.piter.com
Структуры вычислительных систем.....	www.piter.com
Основные показатели вычислительных машин.....	www.piter.com
Быстродействие.....	www.piter.com
Надежность.....	www.piter.com
Стоимость.....	www.piter.com
Критерии эффективности вычислительных машин.....	www.piter.com
Способы построения критериев эффективности.....	www.piter.com

Нормализация частных показателей.....	www.piter.com
Учет приоритета частных показателей.....	www.piter.com
Перспективы совершенствования архитектуры ВМ и ВС.....	www.piter.com
Тенденции развития больших интегральных схем.....	www.piter.com
Перспективные направления исследований в области архитектуры вычислительных машин и систем.....	www.piter.com
Контрольные вопросы.....	31

Глава 2. Архитектура системы команд..... 33

Классификация архитектур системы команд.....	34
Классификация по составу и сложности команд.....	35
Классификация по месту хранения операндов.....	37
Регистровая архитектура.....	42
Архитектура с выделенным доступом к памяти.....	44
Типы и форматы операндов.....	45
Числовая информация.....	45
Символьная информация.....	60
Логические данные.....	64
Строки.....	64
Прочие виды информации.....	64
Типы команд.....	68
Команды пересылки данных.....	69
Команды арифметической и логической обработки.....	69
SIMD-команды.....	71
Команды для работы со строками.....	72
Команды преобразования.....	72
Команды ввода/вывода.....	73
Команды управления системой.....	73
Команды управления потоком команд.....	73
Форматы команд.....	75
Длина команды.....	75
Разрядность полей команды.....	76
Количество адресов в команде.....	77
Выбор адресности команд.....	79
Способы адресации операндов.....	81
Способы адресации в командах управления потоком команд.....	91
Система операций.....	92
Контрольные вопросы.....	94

Глава 3. Функциональная организация фон-неймановской ВМ..... 96

Функциональная схема фон-неймановской вычислительной машины.....	96
Устройство управления.....	96
Арифметико-логическое устройство.....	100
Основная память.....	101
Модуль ввода/вывода.....	101
Микрооперации и микропрограммы.....	102
Способы записи микропрограмм.....	103
Совместимость микроопераций.....	108

Цикл команды	109
Стандартный цикл команды.....	109
Описание стандартных циклов команды для гипотетической машины.....	112
Машинный цикл с косвенной адресацией.....	115
Контрольные вопросы.....	115
Глава 4. Устройства управления	117
Функции и структура устройства управления.....	117
Микропрограммный автомат.....	119
Микропрограммный автомат с аппаратной логикой	121
Микропрограммный автомат с программируемой логикой.....	123
Кодирование микрокоманд.....	126
Обеспечение порядка следования микрокоманд	130
Организация памяти микропрограмм	132
Система прерывания программ	133
Цикл команды с учетом прерываний	134
Характеристики систем прерывания	135
Допустимые моменты прерывания программ.....	137
Дисциплины обслуживания множественных прерываний	137
Система приоритетов.....	142
Запоминание состояния процессора при прерываниях	142
Вычислительные машины с опросом внешних запросов.....	143
Контрольные вопросы.....	144
Глава 5. Операционные устройства	145
Структуры операционных устройств	146
Операционные устройства с жесткой структурой.....	146
Операционные устройства с магистральной структурой	148
Вспомогательные системы счисления, используемые	
в операционных устройствах.....	154
Избыточные системы счисления.....	154
Системы счисления с основанием, кратным целой степени 2	155
Избыточные системы счисления с основанием, кратным целой степени 2	155
Операционные устройства для чисел в форме с фиксированной запятой.....	155
Сложение и вычитание	156
Умножение.....	158
Ускорение операции умножения	164
Умножение с использованием избыточных систем счисления.....	164
Аппаратные методы ускорения умножения	169
Деление	186
Ускорение целочисленного деления.....	191
Операционные устройства для чисел в форме с плавающей запятой.....	197
Подготовительный этап	198
Заклочительный этап.....	198
Сложение и вычитание	200
Умножение.....	202
Деление	203

Реализация логических операций.....	204
Контрольные вопросы.....	205
Глава 6. Память	207
Характеристики запоминающих устройств внутренней памяти.....	207
Иерархия запоминающих устройств	209
Основная память.....	212
Блочная организация основной памяти.....	213
Синхронные и асинхронные запоминающие устройства	216
Организация микросхем памяти	217
Оперативные запоминающие устройства.....	223
Постоянные запоминающие устройства.....	236
Новые технологии энергонезависимой твердотельной памяти	240
Магниторезистивные ОЗУ со спин-транспортным перемагничиванием.....	240
ОЗУ на базе эффекта фазового перехода	241
Резистивные ОЗУ.....	242
Обнаружение и исправление ошибок.....	243
Стековая память.....	249
Ассоциативная память	250
Кэш-память.....	255
Механизмы чтения	256
Механизмы записи.....	257
Способы отображения оперативной памяти на кэш-память	258
Алгоритмы замещения информации.....	262
Объединенная и разделенная кэш-память	264
Совместно используемая и выделенная кэш-память	265
Одноуровневая и многоуровневая кэш-память.....	265
Емкость кэш-памяти	267
Размер блока	268
Ассоциативность кэш-памяти.....	269
Понятие виртуальной памяти	269
Страничная организация памяти	270
Сегментно-страничная организация памяти.....	274
Организация защиты памяти.....	275
Внешняя память	280
Характеристики ЗУ внешней памяти.....	280
Запоминающие устройства на основе магнитных дисков	281
Массивы магнитных дисков с избыточностью	292
Запоминающие устройства на основе твердотельных дисков	302
Дисковая кэш-память	306
Запоминающие устройства на основе оптических дисков	307
Запоминающие устройства на основе магнитных лент.....	316
Контрольные вопросы.....	320
Глава 7. Организация шин	322
Типы шин.....	324
Шины «процессор-память»	324

Шина ввода/вывода	325
Системная шина	325
Иерархия шин	329
Вычислительная машина с одной шиной	329
Вычислительная машина с двумя видами шин	330
Вычислительная машина с тремя видами шин	330
Арбитраж шин	330
Алгоритмы арбитража	330
Схемы арбитража	332
Протокол шины	336
Синхронный протокол	337
Асинхронный протокол	338
Методы повышения эффективности шин	340
Пакетный режим пересылки информации	340
Конвейеризация транзакций	340
Протокол с расщеплением транзакций	341
Ускорение транзакций	342
Увеличение полосы пропускания шины	342
Стандартизация шин	343
Шины «большого» интерфейса	344
Шины «малого» интерфейса	348
Контрольные вопросы	349
Глава 8. Системы ввода/вывода	351
Адресное пространство системы ввода/вывода	352
Периферийные устройства	354
Модули ввода/вывода	355
Функции модуля	355
Структура модуля	359
Методы управления вводом/выводом	361
Ввод/вывод с опросом	361
Ввод/вывод по прерываниям	363
Прямой доступ к памяти	364
Каналы и процессоры ввода/вывода	367
Канальная подсистема	371
Контрольные вопросы	371
Глава 9. Процессоры	373
Конвейеризация вычислений	373
Синхронные линейные конвейеры	374
Метрики эффективности конвейеров	375
Нелинейные конвейеры	376
Конвейер команд	376
Конфликты в конвейере команд	377
Выборка команды из точки перехода	381
Методы решения проблемы условного перехода	383
Предсказание переходов	383
Суперконвейерные процессоры	391

Суперскалярные процессоры	393
Особенности реализации суперскалярных процессоров	396
Аппаратная поддержка суперскалярных операций	397
Технология параллельной многопоточковой обработки	407
Архитектура процессоров	411
Процессоры с архитектурой CISC	412
Процессоры с архитектурой RISC	413
Процессоры с архитектурой VLIW	419
Процессоры с архитектурой EPIC	420
Архитектура многоядерных процессоров	422
Контрольные вопросы	431
Глава 10. Параллельные вычисления	433
Уровни параллелизма	433
Метрики параллельных вычислений	435
Профиль параллелизма программы	435
Основные метрики	436
Закономерности параллельных вычислений	438
Закон Амдала	440
Закон Густафсона	442
Закон Сана–Ная	444
Метрика Карпа–Флэтта	446
Классификация параллельных вычислительных систем	446
Классификация Флинна	446
Контрольные вопросы	449
Глава 11. Память вычислительных систем	450
Архитектура памяти вычислительных систем	451
Физически разделяемая память	451
Физически распределенная разделяемая память	454
Распределенная память	456
Мультипроцессорная когерентность кэш-памяти	457
Программные способы решения проблемы когерентности	459
Аппаратные способы решения проблемы когерентности	459
Контрольные вопросы	476
Глава 12. Топология вычислительных систем	www.piter.com
Классификация коммуникационных сетей	www.piter.com
Классификация по стратегии синхронизации	www.piter.com
Классификация по стратегии коммутации	www.piter.com
Классификация по стратегии управления	www.piter.com
Классификация по топологии	www.piter.com
Метрики сетевых соединений	www.piter.com
Функции маршрутизации данных	www.piter.com
Кубическая перестановка	www.piter.com
Тасующая подстанция	www.piter.com
Баттерфляй	www.piter.com
Реверсирование битов	www.piter.com
Базисная линия	www.piter.com

Статические топологии.....	www.piter.com
Линейная топология	www.piter.com
Кольцевые топологии	www.piter.com
Звездообразная топология.....	www.piter.com
Древовидные топологии.....	www.piter.com
Решетчатые топологии.....	www.piter.com
Полносвязная топология.....	www.piter.com
Топология гиперкуба	www.piter.com
Динамические топологии.....	www.piter.com
Одношинная топология.....	www.piter.com
Многошинная топология.....	www.piter.com
Блокирующие, неблокирующие и реконфигурируемые топологии.....	www.piter.com
Топология полносвязной коммутационной матрицы («кроссбар»).....	www.piter.com
Коммутирующие элементы сетей с динамической топологией	www.piter.com
Многоступенчатые динамические сети.....	www.piter.com
Блокирующие многоступенчатые сети.....	www.piter.com
Неблокирующие многоступенчатые сети	www.piter.com
Реконфигурируемые многоступенчатые сети.....	www.piter.com
Контрольные вопросы.....	www.piter.com
Глава 13. Вычислительные системы класса SIMD	478
Векторные вычислительные системы.....	479
Понятие вектора и размещение данных в памяти	479
Понятие векторного процессора.....	480
Архитектуры векторной обработки «память-память» и «регистр-регистр».....	482
Структура векторного процессора	483
Структура векторной вычислительной системы	486
Ускорение векторных вычислений	486
Матричные вычислительные системы	487
Фронтальная VM	489
Контроллер массива процессорных элементов	489
Массив процессорных элементов.....	490
Ассоциативные вычислительные системы	495
Ассоциативные процессоры	495
Ассоциативные многопроцессорные системы	499
Вычислительные системы с систолической структурой	499
Классификация систолических структур.....	501
Топология систолических структур.....	502
Структура процессорных элементов	505
Пример вычислений с помощью систолического процессора	505
SIMD-расширение в SISD.....	507
Графические процессоры.....	510
Архитектура потокового мультипроцессора	514
Организация памяти GPU	517
Процессоры потоков данных	www.piter.com
Контрольные вопросы.....	519

Глава 14. Вычислительные системы класса MIMD	521
MIMD-системы с разделяемой памятью.....	522
Симметричные мультипроцессорные системы	522
Параллельные векторные системы	526
Вычислительные системы с неоднородным доступом к памяти.....	527
MIMD-системы с распределенной памятью	530
Системы с массовой параллельной обработкой (MPP).....	530
Кластерные вычислительные системы.....	533
Кластеры больших SMP-систем	538
Вычислительные системы на базе транспьютеров.....	539
Тенденции развития высокопроизводительных вычислительных систем.....	541
Контрольные вопросы.....	542
Глава 15. Вычислительные системы с нетрадиционным управлением вычислениями	543
Вычислительные системы с управлением от потока данных.....	544
Вычислительная модель потоковой обработки.....	544
Архитектура потоковых вычислительных систем.....	546
Статические потоковые вычислительные системы	547
Динамические потоковые вычислительные системы	549
Мультипоточковые вычислительные системы	553
Вычислительные системы волнового фронта.....	555
Вычислительные системы с управлением по запросу	557
Контрольные вопросы.....	560
Глава 16. Вычислительные облака и туманы	562
Предпосылки возникновения вычислительных облаков	562
Основные понятия облачных технологий.....	568
Модели предоставления облачных услуг.....	571
Эталонная архитектура вычислительных облаков	576
Основные понятия компьютерных сетей	578
Программно-конфигурируемые сети.....	584
Виртуализация сетевых функций.....	589
Центры обработки данных	593
Организация сетей для облачных центров обработки данных.....	596
Интернет вещей и вычислительные туманы	599
Эталонная модель IoT от МСЭ-Т	600
Эталонная модель Всемирного форума IoT	605
Контрольные вопросы и упражнения.....	611
Глава 17. Бортовые вычислительные машины и комплексы летательных аппаратов	613
Организация вычислительного процесса в БЦВМ	616
Методы повышения надежности БЦВМ.....	618
Программные методы повышения надежности	618
Аппаратурные методы повышения надежности	620
Состав БЦВМ.....	628

Особенности построения процессора БЦВМ	630
Элементная база	630
Структура процессора	631
Система команд.....	635
Организация работы процессора БЦВМ.....	638
Распаковка текущей команды.....	638
Формирование адреса следующей команды.....	639
Выборка следующей команды	639
Формирование исполнительного адреса	641
Выборка числа.....	642
Выполнение операции	643
Функциональный состав системы ввода/вывода БЦВМ.....	644
Командная информация для управления обменом.....	645
Функциональный состав КВВ и БУО	646
Управление работой канала ввода/вывода и перестройкой структуры БЦВК	647
Организация канальной программы	648
Перестройка структуры БЦВК	650
Расширение задач управления полетом и повышение производительности БЦВМ за счет системы команд.....	652
БЦВК 5-го поколения «Малахит 7».....	653
Структурная организация «Малахит 7»	654
Программное мажоритирование и контроль.....	656
Структура центрального процессора	657
Особенности системы команд центрального процессора	659
Циклическая адресация	661
Бит-реверсивная адресация.....	663
Перспектива: «Малахит 8»	663
Эффективность БЦВМ.....	www.piter.com
Основные показатели для оценки эффективности БЦВМ.....	www.piter.com
Обобщенные критерии эффективности БЦВМ.....	www.piter.com
Эталонные частотные векторы для задач управления полетом	www.piter.com
Контрольные вопросы.....	665
Заключение	666
Список литературы.....	667
Литература по БЦВМ.....	674
Алфавитный указатель	676